

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

Application No.: 09/532,791
Submission Under 37 C.F.R. §1.114 dated June 28, 2004
Response to the Office Action of December 31, 2003

REMARKS

This Submission under 37 CFR § 1.114 is responsive to the Office Action dated December 31, 2003. Claims 1 – 21 remain pending in the present application. The rejections set forth in the Office Action are respectfully traversed below.

Rejections under 35 USC 112, Second Paragraph

Claims 1-21 were rejected under 35 USC 112, second paragraph, for alleged ambiguity regarding the location of the current blocking layer recited in independent claims 1 and 11. As amended, claims 1 and 11 recite the second semiconductor layer being formed “on” the first semiconductor layer, and the current blocking layer being formed “*over*” the first semiconductor layer.

The Prior Art Rejections

Claims 1, 2, 4 9-12, 15, 20 and 21 were rejected under 35 USC §102 over **Naoto** (JP 60003181). Claims 3, 5-8, 13, 14 and 16-19 were rejected under 35 USC §103 over **Naoto**.

First, it should be noted that the Office Action makes numerous references to different portions of **Naoto**, referring to page number, column number, and line numbers. However, the copy of the reference included in the Office Action does not include any corresponding page, column, and lines numbers. It is also noted that the copy of the **Naoto** reference included with the Office Action is in the Japanese language, except for an English language abstract. If the Examiner

Application No.: 09/532,791
Submission Under 37 C.F.R. §1.114 dated June 28, 2004
Response to the Office Action of December 31, 2003

is relying upon an English language translation of **Naoto**, it is respectfully requested that the Examiner provide a copy of any such English language version of the **Naoto** reference.

Nevertheless, an English language translation is concurrently submitted for a portion of **Naoto** (bottom of page 4 – as indicated in the attached marked up copy of **Naoto**) obtained by the applicant.

As to the substance of the cited prior art, the new reference to **Naoto** discloses no more than the other cited prior art of record. Similar to the previously cited prior art reference to **Ueki** (USP 6,320,893), **Naoto** also does not appear to teach or suggest a *nitride* based semiconductor.

In particular, **Naoto** describes an active layer and a “coating layer 21” (allegedly corresponding to the present claimed striped semiconductor layer) as being made of **GaAlAs**. **Naoto** also discloses an InP based semiconductor, and a GaAlAsP based semiconductor. These are not a *nitride* based semiconductors.

Moreover, **Naoto** does not describe any crystal orientation for the semiconductor device. There is no apparent teaching or suggestion for the specific crystal orientation for the present claimed striped second semiconductor layer “along a $\langle 1\bar{1}00 \rangle$ direction or a $\langle 11\bar{2}0 \rangle$ direction made of a nitride based semiconductor.” None of the GaAlAs based semiconductor, InP based semiconductor, nor GaAlAsP based semiconductor of **Naoto** has a hexagonal crystal structure or has, per se, the claimed crystal orientation along a $\langle 1\bar{1}00 \rangle$ direction or a $\langle 11\bar{2}0 \rangle$ direction.

For at least these reasons, the present claimed invention patentably distinguishes over the cited prior art.

Application No.: 09/532,791
Submission Under 37 C.F.R. §1.114 dated June 28, 2004
Response to the Office Action of December 31, 2003

The undersigned attorney hereby requests an Examiner's Interview. The Examiner is respectfully requested to contact the undersigned attorney at the telephone number indicated below to arrange for an interview upon receipt of this Submission.

In the event that this paper is not timely filed, Applicants respectfully petition for an appropriate extension of time. Please charge any fees for such an extension of time and any other fees which may be due with respect to this paper, to Deposit Account No. 50-2866.

Respectfully Submitted,

WESTERMAN, HATTORI, DANIELS & ADRIAN, LLP



John P. Kong
Attorney for Applicant
Registration No.: 40,054

JPK:kal
1250 Connecticut Avenue, N.W.
Suite 700
Washington, D.C. 20036
(202) 822-1100

Enclosures: English translation of bottom of page 4 of **Naoto**
Petition for Extension of Time
Change of Correspondence Address - Application

Q:\2000\000350\Filings\1.114 Submission - June 2004.doc

... Further, the GaAlAs based material can also be
5 substituted by a GaInP or GaAlAsP based compound
semiconductor material. Also, the conductivity type of said
light absorption layer is not limited exclusively to N type
but may alternatively be P type. Moreover, it is also
possible to substitute a P type substrate for the N type
10 substrate to reverse the conductivity type of each layer.
Also, various modifications may be made without departing
from the subject of the present invention.

15

⑪ 公開特許公報 (A)

昭60—3181

⑫ Int. Cl.⁴
H 01 S 3/18

識別記号

庁内整理番号
7377—5F

⑬ 公開 昭和60年(1985)1月9日

発明の数 1
審査請求 有

(全 5 頁)

⑭ 半導体レーザ装置

⑮ 発明者 茂木直人

川崎市幸区小向東芝町1番地東
京芝浦電気株式会社総合研究所
内

⑯ 特 願 昭58—111376

⑰ 出 願 昭58(1983)6月21日

⑱ 発明者 島田直弘

川崎市幸区小向東芝町1番地東
京芝浦電気株式会社総合研究所
内

⑲ 出 願 人 株式会社東芝

川崎市幸区堀川町72番地

⑳ 代理人 弁理士 鈴江武彦 外2名

明 細 書

1. 発明の名称

半導体レーザ装置

2. 特許請求の範囲

(1) 化合物半導体材料からなりダブル・ヘテロ接合構造を有する半導体レーザ装置において、活性層の蒸着と反対側面上に成長形成された該活性層より屈折率の小さいクラッド層と、このクラッド層上に成長形成され、かつストライプ状の層部が形成された上記クラッド層とは逆導電型で前記活性層よりバンドギャップの広い電流阻止層と、上記層部を含み電流阻止層上に成長形成され、かつ上記層部上に該層部より幅の広いストライプ状の層部が形成された前記クラッド層及び電流阻止層より屈折率の大きい光吸収層と、前記各層部を含み光吸収層上に成長形成された前記クラッド層と同導電型で前記活性層より屈折率の小さい緩衝層とを具備してなることを特徴とする半導体レーザ装置。

(2) 前記光吸収層は、前記電流阻止層と同導

電型であることを特徴とする特許請求の範囲第1項記載の半導体レーザ装置。

3. 発明の詳細な説明

〔発明の技術分野〕

本発明は、利得増強構造及び屈折率増強構造の双方を備えた半導体レーザ装置に関する。

〔発明の技術的背景とその問題点〕

近年、GaAs系等のⅢ—Ⅴ族化合物半導体材料を用いた半導体レーザは、LD(デジタル・オーディオ・ディスク)を始めとして光ディスク・ファイブ等の情報処理機器への応用が進められている。光ディスク用の半導体レーザにおいては、レーザ光のビームを小さく絞り込む必要があり、光学系を簡単にするに云う点から基本モード共振で非点収差が小さいことが要求される。また、光ディスクに応用する点から次のような問題点のあることが明らかになっている。すなわち、光ディスク・ファイブにおいては、ディスクに当たった光の反射光の強度を検出して情報を読み出すと云う機構上、

反射光の一部が半導体レーザに戻っていくのは避けられない。このため、上記半導体レーザは該レーザの両端面が作る共振器の他に、レーザ端面とディスク面とで形成される共振器も存在することになり、2重共振器を持つレーザとなる。そして、ディスク面が回転中に振動すると、後者の共振器長が変化することになり、スペクトルや光出力等に変動が生じ、所謂戻り光ノイズが発生する。

ここで、戻り光ノイズを抑制すると云う観点から半導体レーザの導波路構造を見直してみる。半導体レーザの導波路構造は、一般に利得導波路構造と屈折率導波路構造との2つに大別される。これらの構造において、非点収差を小さくすることと戻り光ノイズを少なくすることとはトレード・オフの関係にある。すなわち、屈折率導波路構造においては、非点収差は5(μm)以下と小さく横モードが安定しているために縦モードも単一モードで発振するが、スペクトル線幅が狭いために戻り光ノイズによる出力変動

は10(\AA)以上と大きい。一方、利得導波路構造においては、縦モードが多モード化しスペクトル線幅が広いために戻り光ノイズによる出力変動は1(\AA)以下となるが、非点収差は20(μm)以上と大きくなる。したがって、非点収差と戻り光ノイズの特性を同時に満足させるためには、屈折率導波路構造と利得導波路構造との双方の性質を兼ね備えたものでなければならない。

ところで、利得分布に関する電流狭窄構造と作り付け屈折率導波路構造とが自動的に形成されるような構造のレーザを自己整合型レーザと云うが、特に電流狭窄構造が結晶表面に出ていないものは内部ストライプ自己整合型レーザと云う。この型のレーザは、製造プロセスが容易で高歩留り及び高生産性が期待されると同時に、活性層を結晶内部に持つてくることができ、電極表面からの欠陥の影響を受けにくいこと、マウントに起因する劣化の影響を少なくできること、全面電極として接触抵抗を減少

させることによつて歪曲拡散等のプロセスを省けること、さらに表面を平坦にできるためマウントに有利である等の利点を有する。

従来の内部ストライプ自己整合型レーザとしては、電流阻止層にV溝を設けたVSI S(V-channelled Substrate Inner Stripe)レーザが知られており、このレーザはモード制御されており戻り光特性も良いことが判っている。しかし、VSI Sレーザには、L P B法に比して大面積で均一性の良い結晶成長が可能なM U - C V D法では製造できないと云う問題がある。この問題は、光ディスク用レーザとして大衆生産時代を迎えた半導体レーザ製造において致命的な欠点となる。

そこで最近、M U - C V D法で製造できる同様の内部ストライプ自己整合型レーザとして、図1図に示す如く活性層上部に内部ストライプ構造を有する半導体レーザが提案された。なお、図中1はN-U A A基板、2はN-U A A Aクラッド層、3はU A A A活性層、4は

P-U A Aクラッド層、5はN-U A A電流阻止層、6はストライプ状の溝部、7はP-U A A A被覆層、8はP-U A Aコンタクト層、9、10は金電極を示している。この構造では、ストライプ状の溝部6が形成された電流阻止層5によつて、活性層3への電流注入がストライプ状に限定されると共に、活性層3に導波された光がクラッド層4及び電流阻止層5にまでしみ出し、その結果ストライプ直下部分に導波されたモードが形成されることになる。このため、利得導波路構造及び屈折率導波路構造が同時に実現される。

しかしながら、この種のレーザにあつては次のような問題があつた。すなわち、電流阻止層5のストライプ状溝部6の幅で利得分布及び屈折率分布の幅が一為的に決まってしまう、各分布の幅は等しいものとなる。この場合、屈折率差が十分大きくついてしまい、利得導波路の特徴はでてこない。したがって、光ディスク用レーザとしては、モード制御効果は十分であるが、

戻り光特性に関しては十分満足できる結果を得ることはできなかった。

〔発明の目的〕

本発明の目的は、基本横モード発振で非点収差が小さいと云う特長を失うことなく、戻り光ノイズによる悪影響を十分小さくすることができ、光ディスク用光源として極めて有用な半導体レーザ装置を提供することにある。

〔発明の概要〕

本発明の骨子は、前記第1図に示す構造における電流阻止層に改良を加え、実効屈折率分布の幅を利用分布の幅よりも広くすることにある。

すなわち本発明は、化合物半導体材料からなりダブル・ヘテロ接合構造を有する半導体レーザ装置において、活性層に対し基板と反対側に位置するクラッド層上に該クラッド層とは逆導電型で上記活性層よりバンドギャップの広い電流阻止層を設け、かつこの電流阻止層に上記クラッド層まで至るストライプ状の溝部を設け、この上に上記クラッド層及び電流阻止層より屈

折率の大きい光吸収層を設け、かつこの光吸収層の上記溝部上に該溝部より幅の広いストライプ状の溝部を設け、さらにこの上に上記クラッド層と同導電型で上記活性層より屈折率の小さい保護層を設けるようにしたものである。

〔発明の効果〕

本発明によれば、光吸収層による光吸収によつて、ストライプ部とそれ以外の部分との実効的な屈折率差がつき、屈折率導波路構造によるモード制御が行われる。また、電流阻止層による電流狭窄によつて、活性層への電流注入がストライプ状に限定される。そしてこの場合、電流阻止層による電流ストライプ幅より光吸収層による光吸収ストライプ幅の方が広いので、利用分布の幅が実効屈折率分布の幅よりも狭くなる。したがって、利得導波路構造及び屈折率分布導波路構造の特長が同時に達成されることになり、非点収差が小さいと云う特長を失うことなく戻り光ノイズによる悪影響を十分小さくすることができる。

本発明者等の実験によれば、本発明構造のレーザは、非点収差10(μm)以下で基本横モード発振と云う屈折率導波路構造の特性を示す一方、縦モードは多モード発振となり戻り光ノイズによる出力変動率は1($\%$)以下で利得導波路構造の特性をも示した。このように横モード制御と戻り光特性とに優れると云う効果は、光ディスク用レーザ等への応用を考えた場合極めて大きいものとなる。

〔発明の実施例〕

第2図(a)~(d)は本発明の一実施例に係わる半導体レーザ装置の製造工程を示す断面図である。まず、第2図(a)に示す如くN-GaAs基板11(Siドープ、 $n=1\sim 2\times 10^{18}\text{cm}^{-3}$)上にN-Ga_{0.95}As_{0.05}クラッド層12($n=1\times 10^{17}\text{cm}^{-3}$ 、厚み1.5 μm)、アンドープGa_{0.95}As_{0.05}活性層13(厚み0.08 μm)、P-Ga_{0.95}As_{0.05}クラッド層14($P=10^{18}\sim 10^{19}\text{cm}^{-3}$ 、厚み0.2 μm)、N-Ga_{0.95}As_{0.05}電流阻止層15($n=$

$10^{18}\sim 10^{19}\text{cm}^{-3}$ 、厚み0.3 μm)及びN-GaAs光吸収層16($n=10^{18}\sim 10^{19}\text{cm}^{-3}$ 、厚み0.5 μm)を順次成長形成した。この第1回目の結晶成長にはMOV-CD法を用い、成長条件は温度750($^{\circ}\text{C}$)、 $V/R=20$ 、キャリアガス(H_2)の流量 ~ 10 (L/min)、原料はトリメチルガリウム(TMGa: $(\text{CH}_3)_3\text{Ga}$)、トリメチルアルミニウム(TMA: $(\text{CH}_3)_3\text{Al}$)、アルレン(AsH_3)、pドーパント:ジエチル亜鉛(DEZ: $(\text{C}_2\text{H}_5)_2\text{Zn}$)、nドーパント:セレン化水素(H_2Se)で、成長速度は0.25($\mu\text{m}/\text{min}$)であつた。なお、第1回目の結晶成長では必ずしもMOV-CD法を用いる必要はないが、大面積で均一性の良い結晶成長が可能なMOV-CD法を用いることは、微酸化を考えた場合LPE法に比べて有利である。

次に、第2図(b)に示す如く光吸収層16上にフォトリソスト17を塗布し、該レジスト17を幅3(μm)、ピッチ300(μm)のスト

